

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 63-101830

(43)Date of publication of application : 06.05.1988

(51)Int.Cl.

G02F 1/133

G09F 9/30

(21)Application number : 61-246654

(71)Applicant : NEC CORP

(22)Date of filing : 17.10.1986

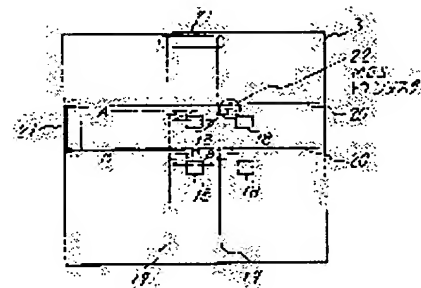
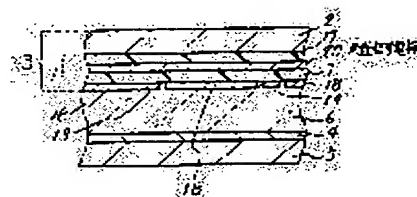
(72)Inventor : HIRAI YOSHIHIKO
HAMAGUCHI TSUNEO

(54) ACTIVE MATRIX LIQUID CRYSTAL DISPLAY DEVICE AND ITS MANUFACTURE

(57)Abstract:

PURPOSE: To prevent a short circuit of a data signal electrode and a scanning signal electrode, and their disconnection, by forming correspondingly a picture element electrode connected to an active element, and the data signal electrode or the scanning signal electrode, respectively.

CONSTITUTION: A device layer 1 is formed by sticking a scanning signal electrode 20 used as a gate electrode, as well, to one face of an insulator area 7, and also, sticking a picture element electrode 18 and a data signal electrode 19 to the other face. On an element substrate 3, an electrode 19 connected to a source electrode and an electrode 20 are placed as a matrix, and to a drain electrode, the electrode 18 is connected. The electrode 19 and the electrode 20 are connected to a matrix terminal 21 being an X-Y terminal of a liquid crystal display device for connection use to the outside, and also, in its cross point, a MOS transistor 22 is formed.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

⑫ 公開特許公報(A)

昭63-101830

⑤ Int. Cl.⁴G 02 F 1/133
G 09 F 9/30

識別記号

3 2 7
3 3 8

庁内整理番号

8205-2H
C-6866-5C

④ 公開 昭和63年(1988)5月6日

審査請求 未請求 発明の数 2 (全8頁)

④ 発明の名称 アクティブ・マトリクス液晶表示装置及びその製造方法

⑪ 特 願 昭61-246654

⑫ 出 願 昭61(1986)10月17日

⑬ 発 明 者 平 井 良 彦 東京都港区芝5丁目33番1号 日本電気株式会社内
⑭ 発 明 者 濱 口 恒 夫 東京都港区芝5丁目33番1号 日本電気株式会社内
⑮ 出 願 人 日本電気株式会社 東京都港区芝5丁目33番1号
⑯ 代 理 人 弁理士 内 原 晋

明 細 書

発 明 の 名 称

アクティブ・マトリクス液晶表示装置
及びその製造方法

特 許 請 求 の 範 囲

1. データ信号電極と走査信号電極とが交差する位置にアクティブ素子および画素電極を形成する素子基板と前記両電極に対向する電極を有する対向基板とが液晶層を介して形成されるアクティブ・マトリクス液晶表示装置において、前記素子基板は絶縁体領域により分離された単結晶シリコン領域にアクティブ素子を形成したデバイス層を保持部材に接着してなり、且つ前記デバイス層の前記アクティブ素子を形成した側に前記走査信号電極もしくは前記データ信号電極を、また前記アクティブ素子を形成した側とは反対側に前記アクティブ素子への入射光を遮るように形成する光遮蔽層と、前記絶縁体領域に設けたコンタクト穴を

介して前記アクティブ素子に接続される前記画素電極と、前記データ信号電極もしくは前記走査信号電極とをそれぞれ対応して形成することとを特徴とするアクティブ・マトリクス液晶表示装置。

2. データ信号電極と走査信号電極とが交差する位置にアクティブ素子および画素電極を形成する素子基板と前記両電極に対向する電極を有する対向基板とが液晶層を介して形成されるアクティブ・マトリクス液晶表示装置の製造方法において、単結晶シリコン基板の一主面に絶縁体領域を形成する工程と、前記絶縁体領域をエッチングして前記単結晶シリコン基板上に単結晶シリコン領域を形成する工程と、前記絶縁体領域に前記単結晶シリコン基板に達するまでコンタクト穴を形成する工程と、前記単結晶シリコン領域上にアクティブ素子を形成する工程と、前記アクティブ素子から前記コンタクト穴にいたるまでの電極配線を形成する工程と、前記アクティブ素子とほぼ同じ面上に前記アクティブ素子に接続される前記走査信号電極もしくは前記データ信号電極を形成する

工程と、前記単結晶シリコン基板の一主面側を接着層を介して保持部材に接着する工程と、前記絶縁体領域が露出するまで前記単結晶シリコン基板を前記一主面とは反対側から研磨する工程と、この研磨された面上の前記絶縁体領域に前記アクティブ素子への入射光を遮るような光遮蔽層と、前記コンタクト穴を介して前記一主面に形成されたアクティブ素子に配線される前記画素電極と、前記データ信号電極もしくは走査信号電極とをそれぞれ対応して形成する工程と、前記アクティブ素子、光遮蔽層および各種電極を形成された前記素子基板と前記対向基板とにより前記液晶層を封止する工程とを含むことを特徴とするアクティブ・マトリクス液晶表示装置の製造方法。

発明の詳細な説明

(産業上の利用分野)

本発明はアクティブ・マトリクス液晶表示装置及びその製造方法に関し、特に電界効果型トランジスタ等のアクティブ素子と画素電極を格子状に

配置して駆動し、これにより液晶層に表示させるアクティブ・マトリクス液晶表示装置及びその製造方法に関する。

(従来の技術)

従来、ツイスト・ネマティック型(TN型)を中心とする液晶表示装置の応用が発展し、腕時計や電卓等に大量に利用されているが、さらに文字や図形等の任意表示が可能なマトリクス型の液晶表示装置も使われ始めている。このマトリクス液晶表示装置はストライプ状の電極を有する二枚の基板を液晶を介して互に対向して配置した液晶表示装置である。

また最近では、このマトリクス液晶表示装置の表示容量を大幅に増加させるために、液晶表示装置の各画素にアクティブ素子を直列に配置したアクティブ・マトリクス液晶表示装置が提案されている。このアクティブ・マトリクス液晶表示装置においては、基板に形成されるデータ信号電極と走査信号電極とが互いに垂直に交差するように形成される。かかるアクティブ・マトリクスに関し

ては、雑誌「プロシーディング・オブ・エスアイディー(Proceedings of SID)」, 第24巻, 第2号(昭和58年発行)収録の185頁からの論文「プロミス・アンド・チャレンジ・オブ・シンフィルム・シリコン・アプローチズ・トゥ・アクティブ・マトリクス」(Promise and Challenge of Thin-Film Silicon Approaches to Active Matrices)に記載されている。

更に最近ではアクティブ素子として、ポリシリングを用いた転写半導体素子が現れている。この転写半導体素子およびその製造方法の詳細については、「昭和59年秋季第45回応用物理学会学術講演会予稿集」(講演番号12a-c-2)及び「日本応用物理学会英文誌(Japanese Journal of Applied Physics)」第23巻, 第L815頁(1984年発行)の論文などに記載されている。

(発明が解決しようとする問題点)

前記TN型液晶表示装置はコントラストを高くすることは出来るが、文字、図形等の表示範囲が

限定されてしまう問題がある。

また、通常のマトリクス液晶表示装置は表示容量の増大が不可欠であるが、表示特性の一つである電圧透過率変化特性はその立ち上りがそれほど急峻ではないので、表示容量を増加させるためにマルチプレクス駆動の走査本数を増加させると、選択画素と非選択画素の各々にかかる実行電圧が低下してしまう。従って、マトリクス液晶表示装置における良好なコントラストを得るための視野角は著しく狭くなり、走査本数も100本程度に限定されるという問題がある。

また、アクティブ・マトリクス液晶表示装置においては、未だ絶縁基板上に形成するアクティブ素子に種々の問題がある。即ち、このアクティブ素子としては、非晶質シリコン(a-Si)や多結晶シリコン(p-Si)を半導体材料としたFET構造の薄膜トランジスタ(TFT)、又は単結晶シリコン(s-Si)を半導体材料としたFET構造のTFTが大部分である。これらのうち、前者のa-Siやp-SiのTFTについては

未だ製造プロセスが確立されていないので歩留りが悪く、良品のオン・オフ電流特性も不十分で且つ走査本数にも限界がある。また、一枚の基板内でもオン・オフ電流特性が一様でないため、テレビ画面のような中間調がだせないだけでなくコントラストが弱くなったり、画面内にコントラスト斑が発生したりする。一方、後者の $s-Si$ のTFTは従来のシリコンICプロセスをそのまま用いることにより得られるので、歩留りもよく、良品の特性も十分で且つ走査本数にも実用上限界がないが、この $s-Si$ は不透明であるので、全カラー化が困難になる欠点がある。

更に、アクティブ素子として前記 $a-Si$ や $p-Si$ を使用する方法の他に、サファイアまたはスピネル等の結晶性の絶縁物上に単結晶シリコンをエピタキシャル成長させ、そのエピタキシャル層に素子(この素子はサファイア上に形成した場合、 SOs とよばれる)を形成する方法もある。この SOs は $s-Si$ 上の素子なみの性能が得られるが、サファイア等の基板の価格が非常に

高く且つ大面積のものが得られない欠点がある。

更に、アクティブ・マトリクス液晶表示装置に用いられるアクティブ素子として最新の前記転写半導体素子を用いた場合でも、直射日光下あるいは投射光字系の中などのような強度の光照射のもとでは安定に動作しにくいという問題がある。

要するに、かかる従来のアクティブ・マトリクス液晶表示装置においては、基板に形成されるデータ信号電極と走査信号電極とは互いに垂直に交差するように同一平面上に形成され、且つアクティブ素子にTFTを用いた場合には、これらの両電極は何らかの絶縁体薄膜を介して素子基板の同じ面に形成されている。このため、絶縁体薄膜のピンホールや絶縁破壊による両電極間のショートおよび交差部の段差による断線が起り、製造面でも歩留りの低下および強度の光照射のもとでの不安定動作などをもたらす問題がある。

本発明の第一の目的は、高性能にして且つデータ信号電極と走査信号電極の短絡およびそれらの断線を防止するアクティブ・マトリクス液晶表示

装置及びその製造方法を提供することにある。

また、本発明の第二の目的は、製造上の高歩留りを実現するアクティブ・マトリクス液晶表示装置及びその製造方法を提供することにある。

更に、本発明の第三の目的は、強度の光照射のもとで安定な動作を実現できるアクティブ・マトリクス液晶表示装置及びその製造方法を提供することにある。

(問題点を解決するための手段)

本発明のアクティブ・マトリクス液晶表示装置は、データ信号電極と走査信号電極とが交差する位置にアクティブ素子および画素電極を形成する素子基板と前記両電極に対向する電極を有する対向基板とが液晶層を介して形成されるアクティブ・マトリクス液晶表示装置において、前記素子基板は絶縁体領域により分離された単結晶シリコン領域にアクティブ素子を形成したデバイス層を保持部材に接着してなり、且つ前記デバイス層の前記アクティブ素子を形成した側に前記走査信号電極もしくは前記データ信号電極を、また前記アク

ティブ素子を形成した側とは反対側に前記アクティブ素子への入射光を遮るよう形成する光遮蔽層と、前記絶縁体領域に設けたコンタクト穴を介して前記アクティブ素子に接続される前記画素電極と、前記データ信号電極もしくは前記走査信号電極とをそれぞれ対応して形成するように構成される。

また、本発明のアクティブ・マトリクス液晶表示装置の製造方法は、データ信号電極と走査信号電極とが交差する位置にアクティブ素子および画素電極を形成する素子基板と前記両電極に対向する電極を有する対向基板とが液晶層を介して形成されるアクティブ・マトリクス液晶表示装置の製造方法において、単結晶シリコン基板の一主面に絶縁体領域を形成する工程と、前記絶縁体領域をエッチングして前記単結晶シリコン基板上に単結晶シリコン領域を形成する工程と、前記絶縁体領域に前記単結晶シリコン基板に連するまでコンタクト穴を形成する工程と、前記単結晶シリコン領域上にアクティブ素子を形成する工程と、前記ア

クティブ素子から前記コンタクト穴にいたるまでの電極配線を形成する工程と、前記アクティブ素子とはほぼ同じ面上に前記アクティブ素子に接続される前記走査信号電極もしくは前記データ信号電極を形成する工程と、前記単結晶シリコン基板の一主面側を接着層を介して保持部材に接着する工程と、前記絶縁体領域が露出するまで前記単結晶シリコン基板を前記一主面とは反対側から研磨する工程と、この研磨された面上の前記絶縁体領域に前記アクティブ素子への入射光を遮るような光遮蔽層と、前記コンタクト穴を介して前記一主面に形成されたアクティブ素子に配線される前記画素電極と、前記データ信号電極もしくは走査信号電極とをそれぞれ対応して形成する工程と、前記アクティブ素子、光遮蔽層および各種電極を形成された前記素子基板と前記対向基板とにより前記液晶層を封止する工程とを含んで構成される。

(実施例)

次に、本発明の実施例について図面を参照して説明する。

びソース領域13を形成し、絶縁体領域7に於けられたコンタクト穴14とドレイン領域12およびソース領域13とを接続するドレイン電極15およびソース電極16と、単結晶シリコン領域8の前記ソースおよびドレイン領域が形成された面とは反対の面に透明な単結晶シリコン領域8をとおして前記アクティブ素子に対する入射光を遮るような光遮蔽層26、さらにはソース電極16およびドレイン電極15へそれぞれ接続されるように被着形成する画素電極18およびデータ信号電極19とを有し、接着層17により保持部材2に取付けられる。

次に、第2図に示すように、画素電極と、データ信号電極と、これら両電極とは絶縁体領域を挟んで反対の面に形成された走査信号電極との断面を表わすこの実施例において(第3図のB-B'線断面)、上述のデバイス層1は絶縁体領域7の一方の面にゲート電極を兼ねる走査信号電極20を被着し、また反対の面に第1図において説明した画素電極18とデータ信号電極19とを被着形

成する。その他の点は、第1図において説明したのと同様、デバイス層1を接着層17を介して保持部材2に取付けた素子基板3と対向電極4を備えた対向基板5との間に液晶層6を挟んで形成される。

次に、第3図に示すように、A-A'線による断面(第1図)およびB-B'線(第2図)による断面は上述のとおりである。この第一の実施例における素子基板3はソース電極に接続されるデータ信号電極19とゲート電極を兼ねる走査信号電極20とをマトリクス配置し、ドレイン電極には画素電極18が接続される。データ信号電極19と走査信号電極20とはそれぞれ外部との接続用に液晶表示装置のX-Y端子であるマトリクス端子21に接続され、またその交叉する点においてMOSトランジスタ22が形成される。なお、ここでは説明を簡単にするため、データ信号電極19と走査信号電極20とは二本ずつの例で説明したが、通常は上下左右およびその間にも同一の電極が配置される。

第4図は本発明のアクティブ・マトリクス液晶表示装置の第二の実施例を説明するための素子基板の模式的平面図である。

第4図に示すように、マトリクス端子の個所にデータ側駆動回路23および走査側駆動回路24とを画素電極18に接続されるMOSトランジスタ22の形成と同時に所定の単結晶シリコン領域に設けた以外は第3図における上述の第一の実施例の説明と同様である。この場合、データ側駆動回路23はシフトレジスタとサンプルホルダとから構成され、また走査側駆動回路24はシフトレジスタから構成されるように、通常のMOS-ICと同じ回路である。

この第二の実施例によるパネルは駆動回路を積層しているため、端子の数が1040本から10本に著しく減少し端子の接続工程が極めて簡略になる。このパネルは小型であるため、ビデオカメラ等のビューファインダーに適する。更に、投射型ディスプレイに応用すれば1m×1m角の良好な投射画面も得られ、中間調表示も良好である。

選択エピタキシャル成長を行わなくてもよい。その場合、単結晶シリコン領域と絶縁体領域との間で段差が生ずるが、性能的にはほぼ同等のものが得られる。

次に、第5図(b)に示すように、単結晶シリコン領域8の上に酸化シリコン膜からなるゲート絶縁膜9を形成し、その上に多結晶シリコン層またはアルミニウム、モリブデン、タングステン等の金属層からなるゲート電極10を形成する。ついで、酸化シリコン膜からなる層間絶縁膜11を形成したのち、イオン打ち込みによりドレイン領域12およびソース領域13を形成する。次に、酸化シリコン膜からなる絶縁体領域7に一画素につき二個所のコンタクト穴14を写真蝕刻法により形成し、クロム、モリブデン、タングステン等を金属蒸着してそれぞれドレイン電極15、ソース電極16を形成する。これにより、アクティブ素子であるMOSトランジスタのドレイン電極15、ソース電極16からコンタクト穴14まで配線される。なお、ゲート電極10は上述のとお

次に、第5図(a)～(c)は本発明のアクティブ・マトリクス液晶表示装置の製造方法の一実施例を説明するための工程順に示した素子基板の主要部の断面図である。

第5図(a)に示すように、単結晶シリコン基板25の上に熱酸化により厚さ2μmの酸化シリコン膜(SiO₂)を形成し、各表示画素に対応する部分の酸化シリコン膜を反応性イオンエッチングにより除去する。この残った酸化シリコン膜の部分が絶縁体領域7となる。前記エッチングにより単結晶シリコン基板25が露出している部分に、SiH₂Cl₂-H₂-HCl系を用いてシリコンを絶縁体領域7と同じ高さまで選択エピタキシャル成長させ、単結晶シリコン領域8を形成する。この単結晶シリコン領域8の部分に通常のMOSプロセスと同様な方法でFET型のトランジスタを形成する。なお、ここでは選択エピタキシャル成長に関し、熱酸化後に選択的に酸化シリコン膜を除去して選択エピタキシャル成長を行ったが、単結晶シリコン基板25を選択酸化すれば

り、走査信号電極を兼ねることになる。また、この段階ではデバイス層の下に単結晶シリコン基板25は切離されずに残っている。

次に、第5図(c)に示すように、MOSトランジスタを形成した単結晶シリコン基板25のMOS素子形成面を絶縁性の高分子材料、例えばエポキシ系またはポリイミド系樹脂からなる接着層17により石英ガラス、硼硅酸ガラス、バイレックス系ガラス、ソーダガラス、シリコンウェーハ等からなる保持部材2に接着する。しかる後、MOSトランジスタ形成部を除く単結晶シリコン基板25をメカノケミカルポリッシングで除去する。この場合のポリッシングにおいては、化学液として有機アミンを用いており、且つ絶縁体領域7の成分である酸化シリコンは単結晶シリコンよりも加工速度がかなり遅いため、ポリッシング加工を絶縁体領域7の深さで止めることができる。このように素子形成した絶縁体領域7と単結晶シリコン領域8を有するデバイス層1を容易に残すことができる。更に、絶縁体領域7の研磨面上に

データ信号電極19を形成し、コンタクト穴14を介してソース電極16と導通させる。このデータ信号電極19はドレイン電極やソース電極等と同じ金属電極である。また、前記研磨面と同じ面上に画素電極18を形成し、コンタクト穴14を介してドレイン電極16と導通させる。この画素電極18はインジウムスズや酸化スズ等で形成される透明電極である。このようにして、画素電極18は素子基板の表面に形成され、またデバイス層1の両側にデータ信号電極19と走査信号電極20とが形成される。

次に、単結晶シリコン領域8のMOSトランジスタが形成された面とは反対の面に光遮蔽層26が前記トランジスタのチャンネル部を覆うように形成される。この光遮蔽層26としては、金属膜または金属化合物との多層膜、および染料を含有する高分子膜などがある。前記金属膜には、クロム、モリブデン、タングステン、アルミニウム、ニッケルなどの蒸着膜があり、また前記多層膜には酸化クロム・クロム、酸化クロムなどがある。

極18、データ信号電極19と走査信号電極20の各リード電極、マトリクス端子21を形成して素子基板3が完成する。

このようにして形成した素子基板3は酸化インジウムスズ等からなる対向電極4を全面に形成した対向基板5にガラス、ファイバ等のスペーサを介在させて厚さが8 μ m程度の液晶セルを形成する。この液晶セルに液晶を注入して液晶層6を形成する。最後に、この液晶層6をエポキシ系有機シールを用いて封止することによりアクティブ・マトリクス液晶表示装置が得られる。なお、この液晶表示装置においては、液晶としてTN型液晶を用い、対向基板として市販の偏向板を用いたが、この液晶表示装置をスタティック駆動した場合、5:1のコントラスト比が得られる視野角は $\pm 50^\circ$ である。

上述のアクティブ・マトリクス液晶表示装置の製造方法における一実施例では、縦横の画素数は400 \times 640画素、ピッチ間隔は0.2mmで試作したが、全体的な表示性能はスタティック駆

更に、前記高分子膜には、ゼラチン、カゼイン、その他、光遮蔽効果のあるものであれば、用いることができる。この光遮蔽層26により、強度の光照射下においてもMOSトランジスタの誤動作を防ぐことができる。

一方、第5図(c)には図示していないが、絶縁体領域7に別のコンタクト穴をあけ、第3図に示すように、MOSトランジスタ22のソース電極およびゲート電極に接続されるデータ信号電極19および走査信号電極20とそれぞれ導通するように素子基板3の表面にマトリクス端子21を設ける。

なお、上述した絶縁体領域7と、単結晶シリコン領域8を含むデバイス層1上に酸化シリコンをスパッタリング方により中間層として形成し、その上にクロムなどの金属層をバターンニングし、光遮蔽層26とすることも可能である。

以上に述べた各工程を経ることにより、第1図および第3図に示すような保持部材2上にアクティブ素子であるMOSトランジスタ22、画素電

動時とほぼ同一であり、特に模擬信号として2000本走査時相当の信号まで印加してもスタティック駆動時とほぼ同じ表示性能が得られる。また、駆動信号には従来のMOSトランジスタ又はTFTを積層したアクティブ・マトリクス液晶表示装置に用いる駆動信号と同様な信号を用い、中間調を含むテレビ画面を出した場合、忠実に階調を表現でき、且つ高コントラストの画面を得られ、また画面内でコントラスト斑を生ずることもない。更に、この液晶表示装置の製造方法によれば、a-Si又はp-SiのTFTを用いたものに比べて歩留りの向上も著しい。

以上、本発明の実施例について説明したが、各実施例におけるアクティブ素子はMOSトランジスタだけでなく、その他の電界効果トランジスタ、バイポーラトランジスタ、各種ダイオード、及びそれらの組合せを用いても同様に本発明を実施することができる。

また、上述の実施例の素子基板において、デバイス層の保持部材側に走査信号電極を形成し且つ

反対側にデータ信号電極を形成しているが、これを逆に形成してもよく、同様の表示性能が得られる。

最後に、本発明の応用例について説明する。

上に述べた各実施例は直視型の液晶表示装置であるが、一方これに対し、1m×1m角程度の超大画面の液晶表示としては液晶パネルにキセノンランプからの強い光を照射し、それを投影する投射型液晶表示装置がある。かかる従来のレーザ熱書き込みの液晶パネルを用いた投射型液晶表示装置における前記液晶パネルを本発明のアクティブ・マトリクス液晶表示装置の液晶パネルと置き換えることにより、レーザおよびその駆動回路関係を必要としないため小型化が実現される。投射工芸系は従来のものを用いることができる。例えば、液晶パネルとして、400×640画素、ピッチ0.05mmの液晶表示装置を用いれば、著しく小型化される。なお、投射系には通常のオーバーヘッドプロジェクタ(いわゆるOHP)をも使用することができる。

好な特性が得られ2000本程度の大容量走査も可能となり、製造歩留りの向上も著しい効果がある。

更に、第三には強度の光照射下においてもアクティブ素子を安定に動作させられるので液晶装置としての信頼性を向上させる効果がある。

また、本発明による液晶表示装置を多数組合せれば大面積化が可能で、周辺駆動回路を各画素のアクティブ素子と同一基板上に製作することにより、端子数の大幅減少できる効果もある。更に、投射型液晶表示装置に適用することにより、超小型化できる効果もある。

図面の簡単な説明

第1図および第2図はそれぞれ本発明のアクティブ・マトリクス液晶表示装置の第一の実施例を説明するための主要部の断面図、第3図は本発明の前記第一の実施例における素子基板に第1図の断面位置を示すA-A'線と第2図の断面位置を示すB-B'線とを表わした模式的平面図、第4

また、上述の応用例の画面は白黒画面であったが、対向基板上に各画素に対応してRGB各ドットのカラーフィルタを形成することにより、直視型および投射型ともカラー画面を有する表示装置を得ることができる。また、特に投射型の場合、本発明のアクティブ・マトリクス液晶表示装置を三枚用い、各々にRGB三枚のうちの一枚を組合せてそれらを合成することによりカラー画面を得ることもできる。

(発明の効果)

以上説明したように、従来は透明基板にa-Si又はp-Siを形成しその上にTFTを形成するので特性が悪く走査本数500本位がスタティック駆動と同等になる限界であったが、本発明によれば、第一にはデータ信号電極と走査信号電極とが基板の同一平面上で交差しないので、電極間のショート及び段差による電極断線を解消でき、表示の線欠陥を著しく減少できる効果がある。また、第二には透明基板となる単結晶シリコン領域上にアクティブ素子を形成できるので、良

図は本発明のアクティブ・マトリクス液晶表示装置の第二の実施例を説明するための素子基板の模式的平面図、第5図(a)～(c)は本発明のアクティブ・マトリクス液晶表示装置の製造方法の一実施例を説明するための工程順に示した素子基板の主要部の断面図である。

1…デバイス層、2…保持部材、3…素子基板、4…対向電極、5…対向基板、6…液晶層、7…絶縁体領域、8…単結晶シリコン領域、9…ゲート絶縁膜、10…ゲート電極、11…層間絶縁膜、12…ドレイン領域、13…ソース領域、14…コンタクト穴、15…ドレイン電極、16…ソース電極、17…接着層、18…画素電極、19…データ信号電極、20…走査信号電極、21…マトリクス端子、22…MOSTランジスタ、23…データ側駆動回路、24…走査側駆動回路、25…単結晶シリコン基板、26…光遮蔽層。

代理人 弁理士 内 原 晋

